

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 07-023399

(43)Date of publication of application : 24.01.1995

(51)Int.Cl.

H04N 7/32

G06T 9/00

H03M 7/30

(21)Application number : 06-062931

(71)Applicant : PHILIPS ELECTRON NV

(22)Date of filing : 31.03.1994

(72)Inventor : FAUTIER THIERRY
MOLTER DAVID

(30)Priority

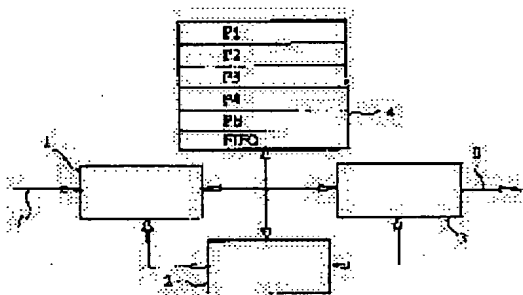
Priority number : 93 9303778 Priority date : 31.03.1993 Priority country : FR

(54) METHOD AND DEVICE FOR DECODING COMPRESSED FRAME

(57)Abstract:

PURPOSE: To attain high efficiency without complicating a memory and its control by arraying a memory space as a form of five pages, storing fields by a prescribed frame and simultaneously decoding the fields.

CONSTITUTION: In the case of decoding a compressed digital encoded signal, a frame inputted from a line 7 is restored by a decoding element 1 and written in a memory 4. The space of the memory 4 is arrayed as a form of five pages, the fields of a frame inside type or a predictive type are stored in pages P1 to P4 and a page P5 is divided into sections each of which has capacity capable of storing all of one field and the field part of a bidirectional frame is stored in each section. In the case of reading out fields by a display device 3, the fields are simultaneously decoded together with the bidirectional frame on a partial following step of a field or a frame and a part being decoded at present is gradually arranged on an address of a section of which contents have been already displayed in the page P5.



LEGAL STATUS

[Date of request for examination]

28.03.2001

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平7-23399

(43) 公開日 平成7年(1995)1月24日

(51) Int.Cl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所
H 0 4 N 7/32				
G 0 6 T 9/00				
H 0 3 M 7/30		Z 8522-5 J		
		8420-5 L		
			H 0 4 N 7/ 137	Z
			G 0 6 F 15/ 66	3 3 0 J
			審査請求 未請求	請求項の数 8 O L (全 10 頁)

(21) 出願番号 特願平6-62931

(22) 出願日 平成6年(1994)3月31日

(31) 優先権主張番号 9 3 0 3 7 7 8

(32) 優先日 1993年3月31日

(33) 優先権主張国 フランス (F R)

(71) 出願人 592098322

フィリップス エレクトロニクス ネムロ
ーゼ フェンノートシャップPHILIPS ELECTRONICS
NEAMLOZE VENNOOTSH
APオランダ国 5621 ベーアー アイन्दー
フェン フルーネヴァウツウェッハ1

(72) 発明者 ティエリー ホーティエ

フランス国 75012 バリ アブニュ ア
ネテ 21

(74) 代理人 弁理士 杉村 暁秀 (外5名)

最終頁に続く

(54) 【発明の名称】 圧縮されたフレームの復号方法及び装置

(57) 【要約】

【目的】 圧縮されているフレームの経済的復号方法及び装置の提供

【構成】 圧縮アルゴリズムはブロックでの取り扱いに基づき、フレームには内部フレーム、予測フレーム及び内挿すなわち両方向フレーム(B) の3タイプがある。復号器のメモリ・スペースは5頁に配列され、そのうち4頁は内部又は予測タイプのフィールドを各々が記憶するのに用いられ、第5頁はブロックのラインを含み得るセクションに分割される(例えば "B2 no. p" というのはフレームB第2番のブロックのライン第p番を示す)。両方向フレームは1ブロックのラインの引き続く段階で一度に復号されるので、復号されつつあるブロックのラインは第5頁中のその内容が既にディスプレイされているブロックのラインのアドレスに毎回漸進的に位置する。例えば "B2 no. p" の前に位置していたブロックのライン "B1 no. n-6" は既にディスプレイされており、メモリ区域 (...) は従って空である。

B2 n° p
B1 n° n-4
B2 n° p+1
B1 n° n-2

B1 n° n

1

【特許請求の範囲】

【請求項 1】 圧縮を用いて、デジタルに符号化されているフレームの復号方法であって、

該方法では、単位時間ごとに取り扱われる画素の数は固定されており、各水平及び垂直方向に各々が数個の画素を含むブロックに 1 フレームが分割され、上記圧縮は逐次送出されるブロック中での処理に基づくものであり、また、各フレームは 2 つのフィールドの形でディスプレイされ、フレームには少なくとも 3 つのタイプがあり、それらは、

フレーム内部タイプ、すなわち絶対値で符号化される、換言すれば他のフレームを参照しないで符号化されるタイプと、

予測タイプのフレーム、すなわち先行の内部フレーム又は予測フレームを参照して符号化されるタイプと、

両方向タイプのフレーム、すなわち各々が内部フレーム又は予測フレームである少なくとも 2 つの他のフレームを参照して符号化されるタイプと、であり、

更にまた、内部フレーム又は予測フレームの対の或るもの及び両方向タイプのフレームの対の或るものは、1 つの内部フレーム又は予測フレームが、それらに先立ってディスプレイされなければならない両方向タイプのフレームを符号化するため又は復号するために使用されるものとし、

及び、丁度今復号されたばかりのフレーム又は現在復号中のフレームを記憶するためのメモリ・スペースのあるフレームの復号方法において、

メモリ・スペースは 5 ページの形に配列されて、そのうちの 4 ページは各々がフレーム内部タイプ又は予測タイプのフィールドを記憶するのに用いられ、第 5 ページはその各々が 1 フィールドの全部を入れる容量を持つセクションに分割され、

それらのセクションは各々が両方向タイプのフレームのフィールドの部分を記憶するのに用いられ、該部分はフレームの幅と同じ幅を持つ水平帯域を表し、フィールド又はフレームの一部の引き続く段階で両方向タイプのフレームと共に 1 度に復号され、

丁度今復号されたばかりの部分又は現在復号中の部分は、第 5 ページ中の既にその内容がディスプレイされているセクションのアドレスに毎回漸進的に位置することを特徴とするフレームの復号方法。

【請求項 2】 請求項 1 に記載のフレームの復号方法において、

上記セクションは、その各々が 1 ブロックのラインの容量すなわちフレーム・ラインの長さを並んで占有するブロックの量を持つブロックのライン区域であり、1 ブロックのラインの引き続く段階で両方向タイプのフレームと共に 1 度に復号され、丁度今復号されたばかりの又は現在復号中の上記ブロックのラインは、第 5 ページ中の既にその内容がディスプレイされているブロックのライ

2

ン区域のアドレスに毎回漸進的に位置することを特徴とするフレームの復号方法。

【請求項 3】 請求項 1 又は 2 に記載のフレームの復号方法において、

セクションの制御は内部フレーム又は予測フレームに対しても実行され、該制御のためにフィールドの一部により使用される各セクションは、もしこのセクションの内容が既にディスプレイされているならば、そしてもしそれが動き補償用の参照としては最早用いられないならば、

10 ば、丁度今復号されたばかりのフィールド又は現在復号中のフィールドの一部を記憶するために再割当てされることを特徴とするフレームの復号方法。

【請求項 4】 1 秒当たり 25 フレームの標準品質の画像を復号するための、請求項 1 ないし 3 のうちのいずれか 1 項に記載のフレームの復号方法において、

すべてのページは、16 メガビットの容量を持つ 1 つの同じメモリユニット内に位置し、復号するために受信したフレームもまた同じユニットのメモリの残りの部分に位置することを特徴とするフレームの復号方法。

20 【請求項 5】 1 秒当たり 25 フレームの標準品質の画像を復号するための、請求項 1 ないし 4 のうちのいずれか 1 項に記載のフレームの復号方法において、

内部フレームに対しては、フィールドの復号の開始とそれのディスプレイの開始との間の遅延フィールドの数は 3 であることを特徴とするフレームの復号方法。

【請求項 6】 1 秒当たり 24 フレームの画像が 1 秒当たり 60 フィールドでディスプレイされなければならない場合の、請求項 1 ないし 3 のうちのいずれか 1 項に記載のフレームの復号方法において、

30 内部フレームに対しては、フィールドの復号の開始とそれのディスプレイの開始との間の遅延フィールドの数は 4 であることを特徴とするフレームの復号方法。

【請求項 7】 圧縮形でデジタルに符号化されているフレーム復号装置であって、

該装置では、単位時間ごとに取り扱われる画素の数は固定されており、各々がフレームの一部を表すブロックに 1 フレームが分割され、

また、フレームに対する圧縮アルゴリズムは逐次送出されるブロック中での処理に基づくものを用いて、上記フレームは各々が 2 つのフィールドの形で符号化され、フレームには少なくとも 3 つのタイプがあり、それらは、フレーム内部タイプ、すなわち絶対値で符号化される、換言すれば他のフレームを参照しないで符号化されるタイプと、

予測タイプのフレーム、すなわち先行の内部フレーム又は予測フレームを参照して符号化されるタイプと、

両方向タイプのフレーム、すなわち各々が内部フレーム又は予測フレームである少なくとも 2 つの他のフレームを参照して符号化されるタイプと、であり、

50 更にまた、内部フレーム又は予測フレームの少なくとも

1 対及び両方向タイプのフレームの少なくとも 1 対は、後にディスプレイされなければならない内部フレーム又は予測フレームが、それらに先立ってディスプレイされなければならない両方向タイプのフレームを符号化するために使用されるものとし、

丁度今復号されたばかりのフレーム又は現在復号中のフレームを含むメモリ、及び、圧縮された形で受信したフレームを復号するため、並びに復号され終わったフレーム又は現在復号中のフレームをメモリに書き込むための

10 復号エレメントのあるフレーム復号装置において、上記メモリは各々が 1 フィールドを入れる容量のある 4 つのページと第 5 のページとに分割され、該第 5 ページは複数のセクションに分割され、その 1 セクションは 1 フィールドの全部を入れることができ、また該第 5 ページはフィールドのサイズに 2 セクションのサイズを足したものより大きいサイズを持ち、

上記メモリは更に制御エレメントをも有し、

該制御エレメントは両方向タイプのフレームに対しフィールド又はフレームの復号された部分のディスプレイを制御する手段を設けて、それにより各セクションを再割

20

り当てして、もしこのセクションの内容が既にディスプレイされているならば丁度今復号されたばかりのフィールドの部分又は現在復号中のフィールドの部分を登録するようにし、

また、上記制御エレメントはメモリ・アドレスを復号エレメントに与える手段を設けて、丁度今復号されたばかりのフィールド或いはフレームの各部分の開始又は現在

復号中のフィールド或いはフレームの各部分の開始が該アドレスに書き込まれることを特徴とするフレーム復号装置。

【請求項 8】 請求項 7 に記載のフレーム復号装置において、

該装置は第 1 ないし第 4 ページ用のセクション制御手段を設けて、該手段により各セクションは、もしこのセクションの内容が既にディスプレイされているならば、そしてもしそれが動き補償用の参照としては最早用いられないならば、丁度今復号されたばかりのフィールドの新しい部分又は現在復号中のフィールドの新しい部分を記憶するために再割り当てされることを特徴とするフレーム復号装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、圧縮を用いて、デジタルに符号化されているフレームの復号方法であって、該方法では単位時間ごとに取り扱われる画素の数は固定されており、各水平及び垂直方向に各々が数個の画素を含むブロックに 1 フレームが分割され、上記圧縮は逐次送出されるブロック中での処理に基づくものであり、また、各フレームは 2 つのフィールドの形でディスプレイされ、フレームには少なくとも 3 つのタイプがあり、そ

れらは、— フレーム内部タイプ、すなわち絶対値で符号化される、換言すれば他のフレームを参照しないで符号化されるタイプと、— 予測タイプのフレーム、すなわち先行の内部フレーム又は予測フレームを参照して符号化されるタイプと、— 両方向タイプのフレーム、すなわち各々が内部フレーム又は予測フレームである少なくとも 2 つの他のフレームを参照して符号化されるタイプと、であり、更にまた、内部フレーム又は予測フレームの対の或るもの及び両方向タイプのフレームの対の或るものは、1 つの内部フレーム又は予測フレームが、それらに先立ってディスプレイされなければならない両方向タイプのフレームを符号化するため又は復号するために使用されるものとし、及び、丁度今復号されたばかりのフレーム又は現在復号中のフレームを記憶するためのメモリ・スペースのあるフレームの復号方法に関する。これは標準規格及び高規格のデジタル・テレビジョンに適用できるものである。

【0002】

【従来の技術】 低レートのフレーム用の圧縮アルゴリズムは、相当大きいメモリ容量を必要とする時間的取扱いを用いる。既知のシステムはフレームのレベルでメモリ制御を使用する。しかしこの方法を用いることには、この制御に必要なメモリのサイズが余りに大きい数のメモリユニットを使うので、制限がある。

【0003】

【発明が解決しようとする課題】 本発明は、単位時間に取り扱われる画素の数は一定であるという事実を利用する。その直接の結果が、1 フレーム中の符号化されるべき画素の数、従って該フレームを記憶するために必要なメモリ語の数は限定される、そしてフレームの圧縮用のアルゴリズムは逐次送出されるブロックでの取り扱いに基づく、ということである。本発明はまた、フレーム圧縮アルゴリズムが（偶と奇と）2 つのフィールドで構成されるフレームに適用されるという事実を利用する。

【0004】 本発明は平均的価格の復号器とメモリとで経済的な方法を提供しようというもので、その方法を用いれば、使用可能なメモリのタイプを考慮に入れた上でこのメモリの制御を余りに複雑にすることなく、復号されたフレームを最小サイズのメモリ中に記憶することができる。従ってこれは復号されたフレームを記憶しようと意図するメモリユニットの数が増加するという問題を解決する。

【0005】

【課題を解決するための手段】 この目的は、上記メモリ・スペースが 5 ページの形に配列されて、そのうちの 4 ページは各々がフレーム内部タイプ又は予測タイプのフィールドを記憶するのに用いられ、第 5 ページはその各々が 1 フィールドの全部を入れる容量を持つセクションに分割され、それらのセクションは各々が両方向タイプのフレームのフィールドの部分に記憶するのに用いられ

5

れ、該部分はフレームの幅と同じ幅を持つ水平帯域を表し、フィールド又はフレームの一部の引き続く段階で両方向タイプのフレームと共に1度に復号され、丁度今復号されたばかりの部分又は現在復号中の部分は、第5ページ中の既にその内容がディスプレイされているセクションのアドレスに毎回漸進的に位置することにより達成される。

【0006】セクションの幅に対する適切な妥協が、上記セクションはその各々が1ブロックのラインの容量(すなわちフレーム・ラインの長さを並んで占有するブロックの量)を持つ「ブロックのライン」区域であり、1ブロックのラインの引き続く段階で両方向タイプのフレームと共に1度に復号され、丁度今復号されたばかりの又は現在復号中の上記ブロックのラインは、第5ページ中の既にその内容がディスプレイされているブロックのライン区域のアドレスに毎回漸進的に位置することにより獲得される。

【0007】従って、1秒当たり25フレームの標準品質を持つ画像の復号中に、16メガビットの容量を持つ1つの同じメモリユニット内にすべてのページを位置させることが可能であり、且つ復号のために受信したフレームもまた、同じユニットの残りの部分に位置する。

【0008】セクションの制御は内部フレーム又は予測フレームに対しても実行され、該制御のためにフィールドの一部により使用される各セクションは、もしこのセクションの内容が既にディスプレイされているならば、そしてもしそれが動き補償用の参照としては最早用いられないならば、丁度今復号されたばかりのフィールド又は現在復号中のフィールドの一部を記憶するために再割当てされることを好適とする。

【0009】本発明は、内部フレームと予測フレームとは輝度及びクロミナンスのいずれもフィールドごとに完全に記憶されるという認識、及び両方向フレームは輝度もクロミナンスもブロックのライン中に記憶されるという認識に基づいている。この配列は、すべてのフィールドに対する動き補償がI(内部)フィールド又はP(予測)フィールドにに基づいて実行されるという事実、及び動きベクトルの振幅は制限されないという事実に関係がある。

【0010】1秒当たり25フレームの標準品質を持ちそれが内部フレームである画像を復号する場合にあっては、フィールドの復号の開始とそのディスプレイの開始と間の遅延フィールドの数は、3とするのが好適であり、また、1秒当たり60フレームでディスプレイしなければならない1秒当たり24フレームの場合にあっては、フィールドの復号の開始とそのディスプレイの開始と間の遅延フィールドの数は、4とするのが好適である。

【0011】上述の方法を実行する装置は、その各々が1フィールドを入れる容量のある4つのページと第5の

6

に分割され、その1セクションは1フィールドの全部を入れることができ、また該第5ページはフィールドのサイズに2セクションのサイズを足したものより大きいサイズを持つメモリを有することを特徴とし、また、該メモリは更に制御エレメントをも有し、該制御エレメントは両方向タイプのフレームに対しフィールド又はフレームの復号された部分のディスプレイを制御する手段を設けて、それにより各セクションを再割り当てして、もしこのセクションの内容が既にディスプレイされているならば丁度今復号されたばかりのフィールドの部分又は現在復号中のフィールドの部分に登録するようにし、及び、上記制御エレメントはメモリ・アドレスを復号エレメントに与える手段を設けて、丁度今復号されたばかりのフィールド或いはフレームの各部分の開始又は現在復号中のフィールド或いはフレームの各部分の開始が該アドレスに書き込まれることを特徴とする。

【0012】該装置は第1ないし第4ページ用のセクション制御手段を設けて、該手段により各セクションは、もしこのセクションの内容が既にディスプレイされているならば、そしてもしそれが動き補償用の参照としては最早用いられないならば、丁度今復号されたばかりのフィールドの新しい部分又は現在復号中のフィールドの新しい部分を記憶するために再割り当てされることを好適とする。

【0013】

【実施例】本発明の詳細は以下に記述する実施例及び図面により明らかにされる。

【0014】本発明は復号過程に関するものではあるが、符号化過程の予備的な説明をして置くことが復号方法及び装置をより良く理解するのに役立つであろう。

【0015】動画用の圧縮アルゴリズムは、特別の取り扱い(離散コサイン変換、適応量子化、エントロピー符号化)及び時間的取り扱い(動き補償、時間内挿)を利用する。

【0016】3つのタイプのフレームが定義される：

— 他のフレームを参照しないで符号化されるタイプI(「内部」"intra")と呼ばれるフレーム、— 先行するフレームでそれ自身がI又はPタイプのフレームを参照して符号化されるタイプP(「予測」"predicted")と呼ばれるフレーム、— タイプB(「両方向内挿」"bidirectionally interpolated")と呼ばれるフレーム、すなわち先行のI又はPタイプのフレーム若しくは後続のI又はPタイプのフレームに関係するもの。

【0017】フレームBのために使用される予測は常に隣接のI又はPフレームから生成される。従ってI及びPフレームは、それらが動き補償のための参照フレームとして用いられるのであるから特定の役割を演じる。

【0018】符号化される前のフレームのシーケンスの一例は次のようになっている、すなわち、上の行は受信したフレームから符号器により生成されたフレームのタ

イブI、P又はBを示し、それらはすべて符号化の前に他のフレームを参照しないで定義されたものであり、下の行はこれらのフレームの到着の順序を示すもので、

タイプ: I B B P B B P B B ...

到着の順序: 0 1 2 3 4 5 6 7 8 ...

というようになる。

【0019】図1は、他のフレームがそれから生成されるフレームを示している。フレームP3はフレームI0から生成される、フレームB1及びB2はフレームI0及びP3から生成される、フレームP6はフレームP3から生成される、フレームB4及びB5はフレームP3及びP6から生成される、フレームP9はフレームP6から生成される、フレームB7及びB8はフレームP6及びP9から生成される、等々である。

【0020】3番目のフレームP3は符号器中で1番目のフレームI0から創成され、従ってそれは後者のフレームの後にこの符号器を離れ、タイプBの1番目及び2番目のフレームはフレームI0及びP3から創成され、従ってそれらはそれらの後に符号器を離れ、フレームP6はフレームP3から創成され、等々、上記の例でのフレームは次のような順序で符号器を離れる(従って復号器に到着する)：

タイプ: I P B B P B B ...

対応する到着の順序: 0 3 1 2 6 4 5 ...

【0021】フレームの水平及び垂直方向の寸法はDIMH及びDIMVと表される。符号化モードはフレーム・モードか又はフィールド・モードかのどちらかであって、フレーム・モードの場合にはDIMH×DIMVのフォーマットを持つテーブルの形でフレームが与えられ、フィールド・モードの場合にはその寸法がDIMH×DIMV/2の2つの引き続くフィールドの形でフレームが与えられる。各フレーム(又はフィールド)は、その水平及び垂直方向の寸法がそれぞれH及びVのブロックに分断される。通常はH及びVの値は8画素又は16画素である。

【0022】復号に関する限り、スクリーン上のフレームのディスプレイの順序、すなわち復号器を離れる順序は符号器に到着する順序と同じである：

タイプ: I B B P B B P ...

離れる順序: 0 1 2 3 4 5 6 ...

【0023】ディスプレイは常にフィールドごとに実行され、ラインを基にする。

【0024】予測及び内挿符号化モードが用いられるとき(フレームB)、フレームは復号器のレベルで再配列されることがあり、その場合にはメモリの特定の制御が必要とされる。

【0025】図2は、従来の技術の復号器中のフレームのメモリ制御の一例を示し、そこではそれぞれをP1、P2、P3と名付ける3個のメモリ・ページを用い、各ページが1フレームを含むことができる。この図の最上行にどのフレームが復号器に到着したかが示される：前に示した順序が茲に再び示される(I0、P3、B1、等)。三角

形の斜辺は復号の進行及び対応するページの充填を示す。その復号に従いフレームI0はページP1に位置する

(三角形0)。その復号に従いフレームP3はページP2に位置する(三角形3)。続いてフレームP6はページP1に記入され、等々、2つのうちの1つのフレームI又はPがP1に書き込まれ、他がP2に書き込まれる。その復号に従いフレームB1はページP3に位置する(三角形1)。フレームのディスプレイ時はこの図の最下行に示される。各フレームは2つのフィールドの形でディスプレイさ

れ、従ってフレーム0は2つの偶フィールド(0e)及び2つの奇フィールド(0o)中にそれぞれ示される、フレーム1は2つの偶フィールド(1e)及び2つの奇フィールド(1o)中にそれぞれ示される、等々。フレームB1の復号時間の半分が経過したとき(すなわち、フレームがフィールド・モードで符号化されているならばその1番目のフィールドが復号されたとき、又はフレームがフレーム・モードで符号化されているならば、偶半フィールドか奇半フィールドかのいずれかであるフレームの上半が復号されたとき)に、両方向フレームの復号のためにディスプレイを開始することができる(時点t1)。フィールド1eがディスプレイされるときにはそれは最早必要ではなく、従ってページP3の一部が既に利用できる(時点t2)。このページP3の一部がフィールド1oのディスプレイ中(時点t2とt3との間)に空になった部分と同様にフレームB2(三角形2)を書き込むために使用され、それによりこのフレームB2の復号時間の半分が経過したとき(時点t3)ディスプレイを開始することができる、等々。これはページP3の特定の制御を必要としない、その理由は新しい両方向フレームがこの画像に先行するものと同じアドレスで書き込みされるからである。

【0026】本発明の方法では、P1、P2、P3、P4と名付けられた4つのページに対応する2つの参照フレームが記憶され、その各ページはフィールドI又はPを記憶するために用いられるフィールドを含み、またブロックのラインはPBと名付けられたページに記憶され、これは「ブロックのライン」<"line-of-block"> 区域に分割され、復号されたフレームBのブロックのラインを1つ含むことができる。1フィールドからのブロックの1ラインを含むことのできるメモリ・スペース、すなわち、その各々が輝度用のDIMH画素を持つV個のラインを含むメモリ・スペースがブロックのライン区域と呼ばれる。このようなスペースは、標準的な規定では例えば720×16画素を含む。Tframeの値を50Hzシステムでは40msに等しいとし、60Hzシステムでは33msに等しいとするときに、Tdecと呼ばれる1フレームの復号時間は最大でもTframeに等しいものとする。ブロックの1ラインを復号する経過時間は符号化されるべきフレームの内容に依存し、限定されている。その結果、ブロックの1ラインの復号時間は複雑な確率法則に従うことになる。復号時間は線形であるとする、すなわちブロックの1ラインを

9

復号する経過時間はほぼ $(V/DIMV) \cdot T_{dec}$ に等しいとする。しかし、本発明によれば復号が事前又は事後に実行されるような場合に対して使用されるモデルに関し必要とされる装置が用いられる。

【0027】復号過程の時間ダイアグラムが図3に示される。このシーケンスは、フレームが復号されるときのリズムに関し二重リズムでディスプレイされる場合に対応する。これは30Hzで符号化し60Hzでディスプレイするのに対応するか又は25Hzで符号化し50Hzでディスプレイするのに対応する。符号化のリズムとディスプレイのリズムとが異なる場合が後に論じられる。

【0028】図3中の時点t1からページPBはB1の奇フィールドを含む。しかし、ページPBの大きさが、フィールド符号化の場合にフィールドの大きさにブロックの1ラインの大きさを加えたものより大きいとし、フレーム符号化の場合にブロックの2ラインの大きさより大きいとするならば、フレームB2は書き込むことができる。ページPBの最小のメモリ・サイズ“TailleminE”は：

$$\text{TailleminE} = (\text{DIMH} \times \text{DIMV} / 2) + (2 \times V \times \text{DIMH})$$
 である。

【0029】この過程は、フレーム又はフィールドのレベルでのメモリ制御に基づく既知のシステムに関しメモリ制御により大きな柔軟性を与える。図3では、偶フィールドB1のディスプレイの開始と終了との間に $(\text{DIMV} / 2) \times V$ 個のブロックのライン区域がディスプレイ過程によって開放されたのである。この期間中にこれらのメモリ区域は復号されたフレームB1の2番目の部分を記憶するために復号過程で利用することができる。

【0030】図4はページPBの一部の状態を示し、各四角形がブロックのライン区域を表している。これは図3の時点t2における状態、すなわち奇フレーム1eの半分がディスプレイされているときに関するものである。例えば“B2 no. p+1”というのは今問題のブロックのライン区域が2番のフレームBの“p+1”番のブロックのラインを含むことを指す。B2 no. p の前に位置するブロックのライン“B1 no. n-6”は既にディスプレイされており、従ってメモリ区域(……)は空である。同じように“B1 no. n-2”と“B1 no. n”との間のブロックのラインは既にディスプレイされており、従ってメモリ区域は空である。

【0031】この型の制御を用いて、最小サイズ $(\text{DIMH} \times \text{DIMV} / 2) + (2 \times V \times \text{DIMH})$ と最大サイズ $\text{DIMH} \times \text{DIMV}$ との間のメモリ・スペースがページPBのために用いられる。

【0032】復号時間が線形のシステムに対してページPBに必要なサイズは $(2/3) \times \text{DIMH} \times \text{DIMV}$ である。

【0033】上述の原理は60Hzシステムにも同様に適用できるし、ページP1, P2, P3, P4, PBは常にブロックのラインに配列される。しかし、60Hzシステムの場合には復号器は30Hz又は60Hzで符号化されたシーケンスを復号することができなければならない、また24Hzで符号化され

10

たフィルム・シーケンスも復号することができなければならない(それに対し50Hzシステムではすべてのシーケンスが25Hz又は50Hzで符号化されている)。

【0034】図5は、24Hzで復号し60Hzでディスプレイするシーケンスを示す。フレームは30Hzで与えられるのだから、復号されたフレームは僅かに1/30秒しか継続しない。これに対して符号化リズムは24Hz、すなわち復号されるべきフレームは1/24秒ごとに到着する。使用可能なフレームの数より大きいディスプレイ周波数を得るために、2フレームごとに1フィールドが2回ディスプレイされる(茲では、1eの後に再び1eがディスプレイされ、3eの後に再び3eがディスプレイされ、等々。更にまた、この第2補充フィールド1eは偶であるから、その次のフィールドは奇でなければならない、このことからそれに続くディスプレイは2eではなく2oになる)。60Hz復号器は30Hz又は24Hzで符号化されたシーケンス列を復号する能力がなければならない、またディスプレイと復号との間の遅延フィールドの数は一定でなければならない。その結果、60Hzでは復号とディスプレイとの間の遅延は常に4フィールドに固定される。このことは、最初の復号されたフィールドと最初のディスプレイされたフィールドと間の遅延フィールドの数が3である50Hzシステムとの、かなりの相違を構成する。

【0035】30Hzで符号化し60Hzでディスプレイするシーケンスの復号の場合、すなわち60Hzでの復号の場合に、フレーム2の復号の開始が遅延しないために、ページPBは(完全なフレームB1を記憶するために)完全なフレームを含まなければならない、またフレームB2の復号から得られる最初のブロックのラインを記憶するために2つのブロックのラインを含まなければならない。60HzでのEに対する最小の大きさは $(\text{DIMH} \times \text{DIMV}) + (2 \times V \times \text{DIMH})$ である。

【0036】図6は、本発明による動画の圧縮復元及び復号用のシステムの分割を示す。それは機能的に4つのエレメントに分割される：— メモリ4は、その各々が内部フィールド又は予測フィールドを含むために用いられる4つのページP1, P2, P3, P4、及び5番目のページPBに分割され、該5番目のページPBはブロックのライン区域と呼ばれる区域に分割され、それらの区域の各々は両方向フレームのブロックのラインを記憶するために用いられる。更にメモリ4は、“FIFO”と名付けられる区域を含み、これは復号器の受信したフレームを記憶するために用いられる。

— 復号エレメント1は、導線7により圧縮された形で受信したフレームを復号及び圧縮の復元をするため、及び外部メモリ4に書き込むために用いる。

— ディスプレイ・エレメント3は、復号されたフレームを外部メモリから読み出して、それらを任意のディスプレイ装置(図示されていない)に、ビデオ同期信号と同期をとって導線8経由で供給する。

— フレーム・メモリの制御エレメント2は、それによって本発明を実行するものである。

フレーム・メモリの制御エレメント2は、次に記載のものを復号エレメント1に与える：

— 復号中のフレームの各ブロックのラインの開始が其処に書き込まれているメモリ・アドレス、— 動き補償用に使われる予測フィールド（過去及び将来の参照資料）のメモリ・アドレス。

【0037】タイプBのフレームに対しては、このエレメントは次の規約に基づいて機能する：ブロックのラインによって使われる各区域は、もしその内容が既にディスプレイされているならば、復号中にブロックのラインを記憶するために再割当てされることができる。このようなメモリ制御は情報工学の分野では既知であり、従ってその機能についての記述は当業者にはこれで十分である。

【0038】フレームBから復号中の各新しいブロックのラインに対して、フレーム・メモリの制御エレメント2は、フレーム符号化の場合にはブロックのライン2つを割り当て、フィールド符号化の場合にはブロックのライン1つを割り当てる。もしブロックのメモリ・ラインが1つも使えなければ、ページPB中に2つのブロックのラインが使えるようになるまで復号過程は停止する。この状態はフレームBが極めて強力に圧縮されているときに生じることがあり、その場合に復号過程は、DCT 復号及び「半画素」<"demi-pixel">動き補償が実行されなければならない場合におけるよりも更に急速に実現されることがある。この場合は開始に当たってページPBに対し更に大きい区域を保留することにより避けられる。フレーム・メモリの制御エレメント2は、復号化されるべきフレームを記憶するために、既にディスプレイされたフィールドを含む2つのメモリ区域の割当てと共に、新しい復号されたフレームI又はPの各々に対しても変更される。もしフィールド区域に含まれるフレームがディスプレイされていれば、ブロックのラインのレベルにおける制御も、フレームI又はPに対するフレーム・メモリ用の制御エレメントにより（フレームBに対し実現したもの以外に）実行されることがある。そのときフレーム・メモリの制御エレメント2は次の規約に従って機能する：フィールド又はブロックのラインにより利用される各区域は、もしその内容が既にディスプレイされているならば、そしてそれは動き補償用の参照としては最早使われないならば、復号中に同じタイプのフィールド又はブロックのラインを記憶するために再割当てされることがある。従ってもしフィールド・メモリのブロックのライン第「n」番が完全にディスプレイされているならば、それは復号中にフレームI又はPのブロックのライン第「p」番（ $p < n$ とする）を記憶するために、もし他のフィールド・メモリが1つも使えないならば、使用することができる。従って例えば純粋に予測的な符号化

過程の場合（すなわち、タイプBのフレームが無く、フレームPはフレームBがフレームPの間に挿入されている場合におけるよりも高いリズムで復号器により受信される場合）には、ブロックのライン中に配列されたメモリP1又はメモリP3は、偶フィールドの下半分をそれらの下部に含み、その次の偶フィールドの開始をそれらの上部に含むことができ、同様に、ブロックのライン中に配列されたメモリP2及びメモリP4は、奇フィールドの下半分をそれらの下部に含み、その次の奇フィールドの開始をそれらの上部に含むことができる。

【0039】フレーム・メモリの制御エレメント2はディスプレイ・エレメントに、ディスプレイ中のフレームの各ブロックのラインの開始に対応するメモリ・アドレスを与える。ディスプレイ・エレメントによりV本のディスプレイ・ラインごとに行われる各要請に応じて、フレーム・メモリに対する制御エレメント2は、ディスプレイされるべきブロックのラインの開始が位置する外部メモリ・アドレスを供給する。

【0040】ディスプレイ過程はメモリに対して優位でなければならないから、復号過程の入力で圧縮されたデータの欠落により復号過程が中断されなければならないときを除き、それは決してディスプレイに必要なデータを予想して実行されてはならない。ディスプレイ過程はブロックのライン区域ごとのメモリを開放し、それは引き続き、復号中のブロックのラインを記憶するためにフレーム・メモリの制御エレメント2により再割当てされる。

【0041】図7は、図6のフレーム・メモリの制御エレメント2の内部分割を示す。該エレメントは次の3つのモジュールにより構成される：制御モジュール9、「メモリユニット」モジュール6、及び「計算ユニット」モジュール5である。制御ユニット9は復号エレメント1から導線10経由で復号されたフレームの特徴に対応する2進数列からの情報を受信する、特に：

— フレームのタイプ、— 符号化のタイプ、— クロミナンスの副標準化のタイプを受信する。それはまた、復号エレメントから導線11経由で、その次の復号されるべきブロックのラインに対するメモリ割当て要請を受信する。

【0042】復号エレメントからの各メモリ・アドレス要請に応じて、制御モジュールは外部メモリ中に存在する各ブロックのラインに係わる情報を含むメモリユニット（MUと記す）を探索する。もしブロックのラインが1つも使用できなければ、記憶されるべきブロックのラインに対応するメモリ・スペースが空くという予想の下に復号動作を停止する。もしブロックのライン区域が1つ使用可能であれば、ユニットMUは計算ユニット5（CUと記す）に対する指標を与え、これは外部メモリ4中の対応するメモリ・アドレスを生成し、それを導線13に供給する。引き続きこのアドレスはユニットCUによって復号

13

エレメント 1 に供給される。ディスプレイ・エレメント 3 は、該ディスプレイ・エレメントにより外部メモリ 4 からその次にディスプレイされようとするブロックのラインが其処で読み出されるべきメモリ・アドレスを、導線 12 経由でモジュール 9 に要請する。

【0043】ディスプレイ・エレメントからのメモリ・アドレスの各要請に応じて、制御モジュールは、指標をユニット CU に供給するユニット MU を探索し、該指標は外部メモリ・アドレスを供給するために復号される。もしこのアドレスが得られなければ、換言すればもし復号過程が正しく実行されなければ、フレーム・メモリの制御エレメント 2 は、正規にディスプレイされるフレームに十分近接しているフレームを供給するという観点で、最後のフレーム I 又は P に伴うブロックのラインのメモリ区域のアドレスをディスプレイ・エレメント 3 に供給する。

【0044】ユニット MU はメモリとアドレス生成器とにより構成される。メモリ中に記憶されているブロックのラインの数は限定されているから、外部メモリ中のブロックのラインの指標がユニット MU のメモリに対するアドレスとして使用される。このアドレスに伴うデータは 2 つのフィールドで構成される：

- データ：フレーム中のブロックのラインの指標に対応するもの。
- 制御：メモリ中のブロックのラインに伴うすべての制御情報を含むもの。

【0045】制御モジュール 9 は常に復号エレメント 1 及びディスプレイ・エレメント 3 の要請に関する予想の下に働く。それは、ブロックのライン第「n」番を復号中（又はディスプレイ中）に、ブロックのライン第「n+1」番が其処に書き込まれなければならない（又は読み出されなければならない）メモリ・アドレスを計算する。

【0046】メモリの制御はフレーム B に対してはブロックのラインに基づいて実行されるから、メモリの拡大は小メモリ増加small memory incrementsに対応するブロックのラインごとに実現する。それに反しフレームのシーケンスについての試験は、Tdec 及び Taillemin E の一対の最適値を見出すために復号時間 Tdec に対する正確な限界を先験的に知ることなく、Tdec 及び Taillemin E の種々の値で行ってもよい。

【0047】また一方では、もしフレーム B に対するブロックのラインに割り当てられたメモリサイズが固定しているならば、復号システムの動作周波数は、フレーム B のブロックのラインを記憶するために割り当てられたメモリサイズにより課せられる制限に合致するような Tdec 値をもたらすように定めることができる。

14

【0048】本発明は 50Hz システムにおいて特に興味があり、そこではフレーム当たりのメモリ制御はクロミナスに対して水平及び垂直に因数 2 の副標準化フォーマットのために 3 フレームを記憶することになり

$$3 \times 720 \times 576 \times 12 = 14.93 \times 10^6 \text{ ビット}$$

である。もし復号フレーム用のシステムが 16 メガビットの DRAM で構築されたとするならば、約 7.4×10^6 ビット/秒の等価レートに対応する圧縮されたフレームを記憶するために、其処では 1.847×10^6 ビットしか使用可能でない。

【0049】本発明では画素メモリ部に 14.197×10^6 ビットのみが使用され、その結果として、 2.58×10^6 ビットが 16 メガビット・メモリ・システムで圧縮されたフレーム用に使うことができる、これは約 10.4×10^6 ビット/秒のレートに対応する。

【0050】本発明を用いることによるメモリ利得は 733×10^3 ビットに対応し、これを用いれば在来のメモリ制御システムに比して 40% 高いレートがアドレスされ得る。

【図面の簡単な説明】

【図 1】図 1 は、フレームの相互に関する符号化を説明する図である。

【図 2】図 2 は、従来の技術の時間ダイアグラムを示す図である。

【図 3】図 3 は、本発明の方法による時間ダイアグラムを示す図である。

【図 4】図 4 は、タイプ B のフレームのブロックのラインを含むメモリ・ページの一部の制御を説明する図である。

【図 5】図 5 は、1 秒当たり 60 フィールドの形でディスプレイされる 1 秒当たり 24 フレームの映画画像の場合における本発明の方法による時間ダイアグラムを示す図である。

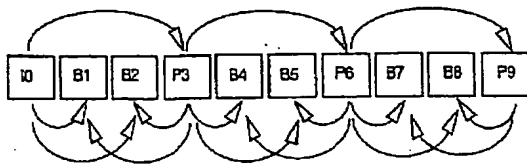
【図 6】図 6 は、ページ P1 から P4 までと PB とに分割されたメモリを持つ本発明による圧縮復元及び復号装置の分割を図式的に示す図である。

【図 7】図 7 は、図 6 のエレメント 2 の構造を図式的に示す図である。

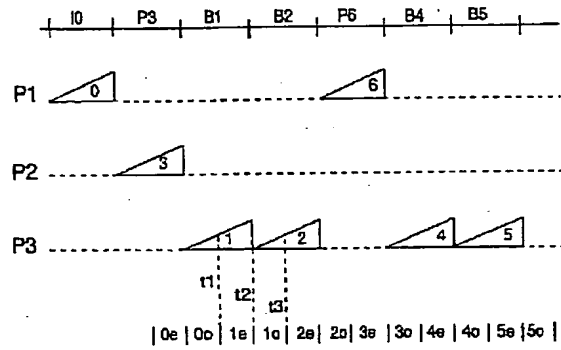
【符号の説明】

- 1 復号エレメント
- 2 フレーム・メモリの制御エレメント
- 3 ディスプレイ・エレメント
- 4 メモリ
- 5 「計算ユニット」モジュール
- 6 「メモリユニット」モジュール
- 9 制御モジュール

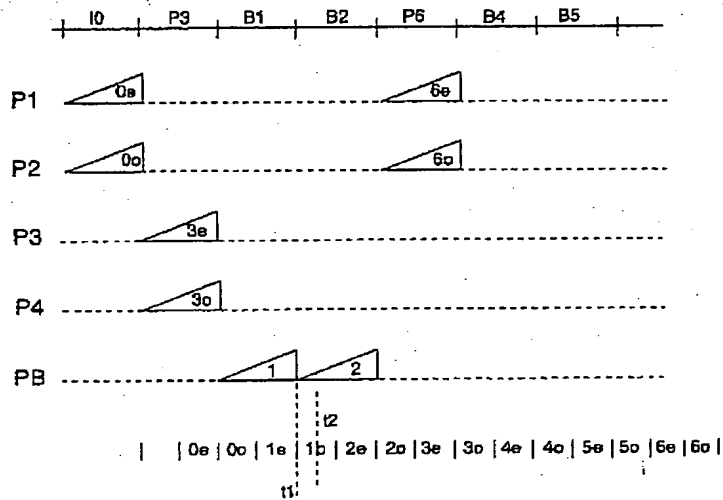
【図 1】



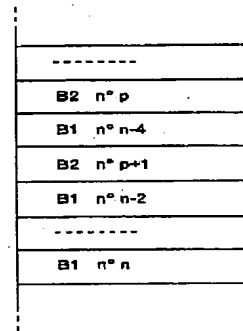
【図 2】



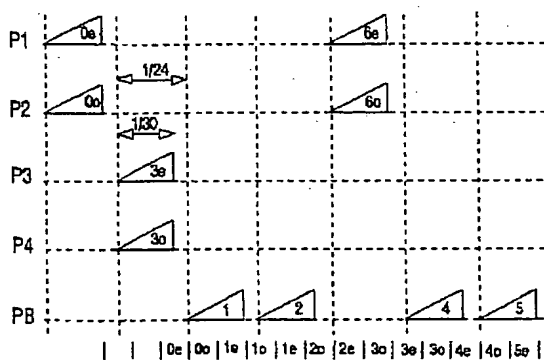
【図 3】



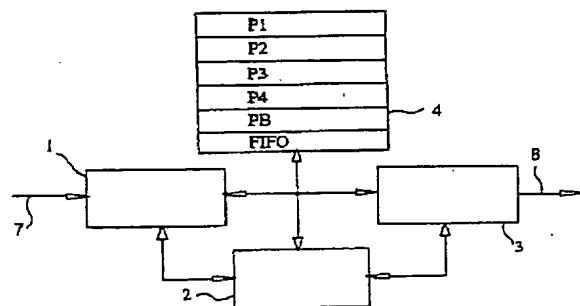
【図 4】



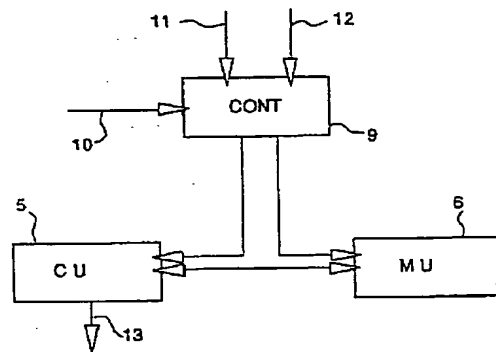
【図 5】



【図 6】



【図 7】



フロントページの続き

(72) 発明者 ダビド モルトル
 フランス国 75010 パリ パサージ デ
 ユ ブラド 7